

76.0562

WO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-341896

(43)公開日 平成4年(1992)11月27日

(51) Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
B 42 D 15/10	5 2 1	9111-2C		
G 06 K 19/077				
H 01 L 21/52	A 9055-4M			
23/50	U 9272-4M			
	8623-5L			
		G 06 K 19/00	L	
			審査請求 未請求 請求項の数23(全 8 頁)	

(21)出願番号 特願平3-114816

(22)出願日 平成3年(1991)5月20日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 河野 竜治

茨城県土浦市神立町502番地 株式会社日

立製作所機械研究所内

(72)発明者 北野 誠

茨城県土浦市神立町502番地 株式会社日

立製作所機械研究所内

(72)発明者 西村 朝雄

茨城県土浦市神立町502番地 株式会社日

立製作所機械研究所内

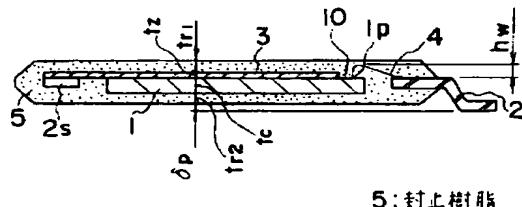
(74)代理人 弁理士 鵜沼 辰之

(54)【発明の名称】 半導体装置及びメモリーカード

(57)【要約】

【目的】 全体の厚さが0.5~0.8mm程度と薄型の半導体装置を得ること、及びメモリー容量が従来に比べ大きく、かつ信頼性に優れるメモリーカードを得ること。

【構成】 絶縁フィルム3の同一面に半導体素子1の回路形成面10及び素子支持用リード2sを添付し、両者のワイヤ接続面を同一平面上に構成して樹脂封止し、半導体装置を得る。またそれを基板の両面に搭載してケーシングし、メモリーカードを得る。



5:封止樹脂

1

【特許請求の範囲】

【請求項1】 半導体素子と、この半導体素子が搭載されるリードフレームと、該リードフレームのリード部分と半導体素子の回路形成面にある電極パッドとを電気的に接続する複数の金属製のワイヤと、前記各部材を封止する封止樹脂とを備えた半導体装置において、リードフレームの前記半導体素子を支持する素子支持部の前記ワイヤ側の面に絶縁フィルムが接合され、該絶縁フィルムの前記素子支持部の接合面と同一面に半導体素子がその回路形成面を対向させて接合されていることを特徴とする半導体装置。

【請求項2】 絶縁フィルムは、電極パッドと重ならない位置に配置されていることを特徴とする請求項1の半導体装置。

【請求項3】 ワイヤによって電極パッドと接続される各リードは、半導体装置の平面方向からの投影面において半導体素子と重ならない位置に配置されていることを特徴とする請求項2の半導体装置。

【請求項4】 半導体素子と、タブを有し該タブに前記半導体素子が搭載されるリードフレームと、該リードフレームのリード部分と半導体素子の回路形成面にある電極パッドとを電気的に接続する複数の金属製のワイヤと、前記各部材を封止する封止樹脂とを備えた半導体装置において、半導体素子は、その回路形成面がタブと対向して接合され、その電極パッドはタブと重ならない位置に配置されていることを特徴とする半導体装置。

【請求項5】 ワイヤによって電極パッドと接続される各リードは、半導体装置の平面方向からの投影面において半導体素子と重ならない位置に配置されていることを特徴とする請求項4の半導体装置。

【請求項6】 半導体素子の回路形成面とリードフレームの素子支持部とを絶縁フィルムの同一面に添付する工程と、絶縁フィルムと重ならない位置に配置された電極パッドとリードフレームのリード部分とを、前記回路形成面側にてワイヤで電気的に接続する工程と、前記各部材を封止樹脂で封止する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項7】 半導体素子の回路形成面とリードのワイヤ接続部とが、ほぼ面一に形成されていることを特徴とする請求項1～5のいずれかに記載の半導体装置。

【請求項8】 素子支持部の突出先端面と半導体素子の側面との対向面は、互いに離間して実質平行に形成されていることを特徴とする請求項1～3のいずれかに記載の半導体装置。

【請求項9】 絶縁フィルムの厚さは $100\mu m$ 以下であることを特徴とする請求項1～3のいずれかに記載の半導体装置。

【請求項10】 半導体素子の側面とワイヤによって電極パッドと接続される各リードの側面との対向する部分が存在することを特徴とする請求項1～5のいずれかに

2

記載の半導体装置。

【請求項11】 基板に搭載された際に、半導体素子の回路形成面が同基板に対向するようにリードを曲げ成形したことを特徴とする請求項1～5のいずれかに記載の半導体装置。

【請求項12】 基板に搭載された際に、半導体素子の回路形成面の裏面が同基板に対向するようにリードを曲げ成形したことを特徴とする請求項1～5のいずれかに記載の半導体装置。

10 【請求項13】 絶縁フィルムに、その厚さ方向に貫通するスリット又は孔を少なくとも1つ設けたことを特徴とする請求項1～3のいずれかに記載の半導体装置。

【請求項14】 絶縁フィルムの両平面が封止樹脂と接触する部分にスリット又は孔の少なくとも一部が存在することを特徴とする請求項13に記載の半導体装置。

【請求項15】 タブに、その厚さ方向に貫通するスリット又は孔を少なくとも1つ設けたことを特徴とする請求項4又は5に記載の半導体装置。

20 【請求項16】 タブの両平面が封止樹脂と接触する部分にスリット又は孔の少なくとも一部が存在することを特徴とする請求項15に記載の半導体装置。

【請求項17】 絶縁フィルムは、素子支持部と半導体素子の対向部近傍にのみ接合されていることを特徴とする請求項1～3に記載の半導体装置。

【請求項18】 半導体素子の回路形成面を基面としたときの、電極パッドとリードとを電気的に接続するワイヤの描くループの最大高さが、絶縁フィルムの厚さよりも大であることを特徴とする請求項1～3に記載の半導体装置。

30 【請求項19】 半導体素子の回路形成面を基面としたときの、電極パッドとリードとを電気的に接続するワイヤの描くループの最大高さが、タブと接合剤との厚さの和よりも大であることを特徴とする請求項4又は5に記載の半導体装置。

【請求項20】 半導体素子の回路形成面の裏面が、外部に露出していることを特徴とする請求項1～5のいずれかに記載の半導体装置。

40 【請求項21】 半導体素子の回路形成面の裏面が、半導体装置のいずれかの外表面と同一平面をなしていることを特徴とする請求項1～5のいずれかに記載の半導体装置。

【請求項22】 基板と、この基板に搭載された半導体装置と、前記基板を固定するフレームと、前記基板を覆う表面部材とを備えたメモリーカードにおいて、半導体装置は請求項1～5のいずれかに記載の半導体装置であることを特徴とするメモリーカード。

【請求項23】 基板の両面に半導体装置を少なくとも1つずつ搭載したことを特徴とする請求項22に記載のメモリーカード。

50 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置及びメモリーカードにかかり、特にその厚さを薄型化するに好適な半導体装置とその製造方法及び同半導体装置を内蔵したメモリーカードに関する。

【0002】

【従来の技術】

1. 半導体装置

一般に半導体装置は、タブ若しくはアイランドと呼ばれる半導体素子搭載板上に、接着剤を用いて半導体素子を上向きに搭載し、タブと同材質で同一面に構成した複数のリードと、半導体素子の複数の電極パッドとを、金属製のワイヤを用いてそれぞれ電気接続した後、それらを封止樹脂で封止してなっている。

【0003】従来、それと比べて全体の厚さを低減することを目的とした半導体装置には、以下のような技術が用いられていた。

【0004】(a) TCP (Tape Carrier Package) : TAB (Tape Automated Bonding) 技術を用い、封止樹脂を半導体素子やリード部に滴下して封止した半導体装置。

【0005】(b) TSOP (Thin Small Outline Package) のうち特に日経マイクロデバイス1990年6月号p. 54に記載のもの：タブの半導体素子搭載部分をエッチングで薄くすることで、従来のTSOPよりもさらに薄型化を達成した。

【0006】(c) 特開平1-179351号公報による樹脂封止型半導体装置：サポートバーと呼ばれるリードと半導体素子との側面同士を、接着剤を用いて接合することでタブが不要となり、その分の薄型化が可能となる。

【0007】(d) 特開平2-119255号公報による半導体装置：半導体素子との側面を、半導体素子支持用アイランドと呼ばれるフレームに、熱収縮を利用して保持することでタブが不要となり、その分の薄型化が図った。またタブを不要とすることで、半導体素子はその両面が封止樹脂と直接接合されるため、接合強度が向上し、はんだ付け工程における高温中の信頼性向上も図った。

【0008】2. メモリーカード

メモリーカードは、パソコンコンピュータの増設メモリーなどに用いられるICカードで、汎用品としては現在厚さ3.3mmのものが中心である。

【0009】(e) 一般にメモリーカードは、厚さ0.5mm程度の基板の片面、若しくは両面に半導体素子部品、あるいは前述のTCPを搭載し、基板周囲をプラスチック製のフレームに固定した後、両面を厚さ0.2mm程度のステンレス板でケーシングしてなっていた。

【0010】(f) あるいは、基板の片面のみに前述のTSOPを搭載し、同様の工程を経てなっていた。

【0011】

【発明が解決しようとする課題】

1. 半導体装置

上記した各従来技術(a)乃至(d)は、それぞれ以下のようないわゆる問題点があった。

【0012】(a) : 箔状のリードを用いるため他の半導体装置に比べて同部が微弱で、温度サイクル試験などに対する信頼性が低く、しかも同部は滴下樹脂(ポッティングレジン)にて封止されるため、トランスファモールドにて封止される他の半導体装置に比べて耐湿性が劣る。

【0013】(b) : 半導体素子搭載部分全域を所定の平面精度を保ってエッチングすることが量産レベルではかなり困難であり、生産コストが大幅に増加する恐れがあった。しかもタブをいかに薄くしたところで、接着剤の厚さも含めてそれが半導体装置の厚さ方向寸法に関与することは変わりなく、薄型化の度合いは小さなものであった。

【0014】(c) : このような技術を取り入れることは、実際にはかなり困難である。まず用いる接着剤は、硬化速度や硬化後の強度を考慮した場合、エポキシ系の熱硬化性樹脂が有効と考えられるが、量産装置中では接着剤注入口が高温となり、その段階で接着剤が硬化してしまう、あるいは半導体素子とサポートバーを接合する段階でステージとも接着してしまい、とり外す際にリードが折れ曲がるなどの不都合が生じる。また、この技術を薄型化を目的として取り入れた場合、半導体素子は250μm以下と非常に薄いものが使用される場合があるため、その側面のみに接着剤を塗布することは困難で、半導体素子表面の電極パッドを汚染してしまうなどの不都合が生じる。また、半導体素子下面からリード下面にかけてボリイミドテープを敷いてそれを避けた例も実施されているが、これではテープの分の厚さが加算されてしまい、薄型化に対して不都合である。

【0015】(d) : 半導体素子と半導体素子支持用アイランドとの接合は、同アイランドの熱収縮を利用したものであるため、良好な接合状態を得るためにそれぞれの製造工程において公差を非常に厳しくとする必要がある。また、一般に半導体装置は、1枚で4ないし6個程度とれるリードフレームを用い、樹脂封止後に各々切断してそれを得るため、意図的に熱収縮を発生させた場合、リードフレームの端に位置するものほど全体の移動量が大きくなり、位置ずれを起こしやすくなる。また接着剤による固定例も実施されているが、この場合は(c)技術と同様の不都合が生じる。

【0016】2. メモリーカード
上記した各従来技術(e)と(f)はそれぞれ以下のようないわゆる問題点があった。

(e) : 半導体素子表面を樹脂封止していない、若しくはトランスファモールドによる樹脂封止をしていないいた

め、耐温性が弱いという問題があった。また半導体素子部品やT C Pは、基板に搭載した後のリペアが困難、あるいはバーンインテストができない。

【0017】(f) : T S O Pは厚さ1.0mmのものが中心であり、アウターリードまで含めると総厚さ1.3mm程度となるため、前述したような基板厚さ、およびケーシング厚さを考慮すると、基板両面にT S O Pを搭載して3.3mmの厚さ中に納めることが不可能となり、メモリー容量の点で要求を満たすことができない場合がある。

【0018】本発明の目的は、上記した欠点を解消すること、すなわち以下の(1)、(2)の条件を満たす半導体装置とその製造方法及びメモリーカードを提供することにある。

【0019】(1) 温度サイクル試験や高温環境において従来に比べ高い信頼性を有し、耐温性に優れ、かつT S O Pに比べ薄型で、メモリーカード内の基板両面への搭載が寸法的に可能で、しかもその製造段階において接着剤を使用することによる半導体素子の電極パッドの汚染や、リードフレームの熱収縮を発生させることによる位置ずれを起こすことのない半導体装置及びその製造方法。

【0020】(2) 基板に搭載した後の部品のリペアや、バーンインテストが可能で、従来に比べメモリー容量の大きなメモリーカード。

【0021】

【課題を解決するための手段】上記目的を達成するため本発明は、半導体素子と、この半導体素子が搭載されるリードフレームと、該リードフレームのリード部分と半導体素子の回路形成面にある電極パッドとを電気的に接続する複数の金属製のワイヤと、前記各部材を封止する封止樹脂とを備えた半導体装置において、リードフレームの前記半導体素子を支持する素子支持部の前記ワイヤ側の面上に絶縁フィルムが接合され、該絶縁フィルムの前記素子支持部の接合面と同一面上に半導体素子がその回路形成面を対向させて接合されていることを特徴とする半導体装置である。ここで、絶縁フィルムは、電極パッドと重ならない位置に配置されているものがよい。また、ワイヤによって電極パッドと接続される各リードは、半導体装置の平面方向からの投影面において半導体素子と重ならない位置に配置されているものがよい。

【0022】また本発明は、半導体素子と、タブを有し該タブに前記半導体素子が搭載されるリードフレームと、該リードフレームのリード部分と半導体素子の回路形成面にある電極パッドとを電気的に接続する複数の金属製のワイヤと、前記各部材を封止する封止樹脂とを備えた半導体装置において、半導体素子は、その回路形成面がタブと対向して接合され、その電極パッドはタブと重ならない位置に配置されていることを特徴とする半導体装置である。ここで、ワイヤによって電極パッドと接

続される各リードは、半導体装置の平面方向からの投影面において半導体素子と重ならない位置に配置されているものがよい。

【0023】また本発明は、半導体素子の回路形成面とリードフレームの素子支持部とを絶縁フィルムの同一面に添付する工程と、絶縁フィルムと重ならない位置に配置された電極パッドとリードフレームのリード部分とを、前記回路形成面側にてワイヤで電気的に接続する工程と、前記各部材を封止樹脂で封止する工程と、を有することを特徴とする半導体装置の製造方法である。

【0024】前記半導体装置において、半導体素子の回路形成面とリードのワイヤ接続部とが、ほぼ面一に形成されているものがよい。また、素子支持部の突出先端面と半導体素子の側面との対向面は、互いに離間して実質平行に形成されているものがよい。また、絶縁フィルムの厚さは100μm以下であるものがよい。また、半導体素子の側面とワイヤによって電極パッドと接続される各リードの側面との対向する部分が存在するものがよい。また、基板に搭載された際に、半導体素子の回路形成面が同基板に対向するようにリードを曲げ成形したものがよい。また、基板に搭載された際に、半導体素子の回路形成面の裏面が同基板に対向するようにリードを曲げ成形したものがよい。また、絶縁フィルムに、その厚さ方向に貫通するスリット又は孔を少なくとも1つ設けたものがよい。また、絶縁フィルムの両平面が封止樹脂と接触する部分にスリット又は孔の少なくとも一部が存在するものがよい。また、タブに、その厚さ方向に貫通するスリット又は孔を少なくとも1つ設けたものがよい。また、タブの両平面が封止樹脂と接触する部分にスリット又は孔の少なくとも一部が存在するものがよい。また、絶縁フィルムは、素子支持部と半導体素子の対向部近傍にのみ接合されているものがよい。また、半導体素子の回路形成面を基面としたときの、電極パッドとリードとを電気的に接続するワイヤの描くループの最大高さが、絶縁フィルムの厚さよりも大であるものがよい。また、半導体素子の回路形成面を基面としたときの、電極パッドとリードとを電気的に接続するワイヤの描くループの最大高さが、タブと接合剤との厚さの和よりも大であるものがよい。また、半導体素子の回路形成面の裏面が、外部に露出しているものがよい。また、半導体素子の回路形成面の裏面が、半導体装置のいずれかの外表面と同一平面をなしているものがよい。

【0025】また本発明は、基板と、この基板に搭載された半導体装置と、前記基板を固定するフレームと、前記基板を覆う表面部材とを備えたメモリーカードにおいて、半導体装置は前記いずれかの半導体装置であることを特徴とするメモリーカードである。ここで、基板の両面に半導体装置を少なくとも1つずつ搭載したものがよい。

7

【作用】上記した手段を講じることにより、(1)半導体素子の回路形成面、すなわち電極パッド形成面に、半導体素子とリードとの固定のための絶縁フィルム、もしくはタブを配置し、しかもそれらと電極パッドとを重ならないようにすることで、それらの厚さはワイヤの横ぐループ高さに吸収され、半導体装置の厚さ寸法に関与しなくなる。したがってその他の部位の厚さを従来と同一としても従来のT S O Pよりも薄型の半導体装置が得られる。T S O Pでは一般に、タブと接合剤を合わせると約0.2mm程度の厚さとなるので、本発明により現状のトランスファモールド技術でも1.0mmからその分を引いた0.8mm厚さのものが得られるが、その他に封止樹脂に対して比較的接着強度の低いタブが排除されることや、半導体素子上下面間の封止樹脂の流動バランスが良好になることなどによる封止樹脂厚さの低減が可能となり、0.5~0.7mmの厚さとすることができる。したがって外部リード分を含めても、メモリーカードの基板の両面に同装置を搭載してメモリーカードを構成することが十分可能となる。

【0027】また本発明では熱硬化性樹脂などの接合剤を用いないので、半導体素子の電極パッドを汚染することもなく、リードフレームに熱収縮を発生させないので、その際の位置ずれも生じない。

【0028】また本発明ではT A B技術を用いず、しかもトランスファモールドによる樹脂封止を行うので、強度や耐温性の点で高い信頼性を有する。

【0029】(2)本発明の半導体装置を用いることにより、リベア、バーンインテストが可能となると同時に、基板の両面にその搭載が可能となるため、メモリ容量の大きなメモリーカードが得られる。

【0030】

【実施例】以下、本発明の実施例を図を用いて説明する。図1は本発明の第1実施例の半導体装置内部の斜視図である。本図において半導体素子1はその回路形成面10が上向きとなっており、絶縁フィルム3によって素子支持用リード2sに固定されている。絶縁フィルム3は、半導体素子1上に添付した際に電極パッド1pを覆わないような形状となっている。電極パッド1pは、金属製のワイヤ4によってリード2とそれぞれ電気接続がなされており、リードを通じて外部との電気的導通が図られている。本例の半導体装置はこの図で示されている部分を封止樹脂にてトランスファモールドし、不要部分を切断、除去することによって得られる。

【0031】図2は同半導体装置のA-A断面図で、5は封止樹脂である。現在の技術において達成可能なワイヤのループ高さhwは通常180μm以上、最も低く抑えても130μm程度であり、それに対して本発明で使用する絶縁フィルム3の厚さtzは、厚くても80μm、通常は40~50μm程度とすれば強度の点でも十分なので、その厚さtzは全てワイヤ4のループ高さhw

wに吸収され、半導体装置の厚さ寸法には関与しなくなり、薄型化に有効となる。

【0032】同時に、この図を用いて半導体装置全体の厚さtの概算を示すと、現在の技術によれば下式の如くとなり、従来のT S O Pに比べ約35~40%の薄型化となる。

【0033】

【数1】

$$\begin{aligned} t &= t_{r_1} + t_z + t_c + t_{r_2} + \delta_p \\ &= 150 + 50 + 250 + 150 + 200 \\ &= 800 (\mu\text{m}) \end{aligned}$$

【0034】図3は本発明の第2実施例の半導体装置内部の斜視図である。リードフレーム中に他のリードとともに構成されているタブ2tに、接合剤6を介して半導体素子1が、この図において上向きに接合されている。タブ2tは、半導体素子1上に添付した際に電極パッド1pに重ならないような形状となっている。電極パッド1pは、金属製のワイヤ4によってリード2とそれぞれ電気接続がなされており、リードを通じて外部との電気的導通が図られている。本例の半導体装置はこの図で示されている部分を封止樹脂にてトランスファモールドし、不要部分を切断、除去することによって得られる。

【0035】図4は図3の同半導体装置のA-A断面図である。このようにタブ2tを使用しても、形状を考慮して半導体素子1の回路形成面10をタブ2tに対向させて搭載することで、薄型化を図ることができる。

【0036】図5は本発明の第3実施例の半導体装置内部の上面図である。本例で絶縁フィルム3は厚さ方向に貫通したスリット3sを有している。これは半導体素子1と封止樹脂との接着強度が、絶縁フィルム3とのそれよりも高いことをを利用して、半導体素子1と封止樹脂とを接着させて高温環境中における同部のはく離などの損傷発生の予防を図ったものである。スリット、もしくは貫通孔の形状、数などはその半導体装置において同目的が達せられる程度であれば良く、従って非常にたくさんのバリエーションが存在する。

【0037】図6から図9にかけてこれらのうちの数例を示し、それぞれを第4から第7実施例とする。このうち特に図6、図7は、絶縁フィルム3の両平面に封止樹脂が接触している部分、すなわち半導体装置の厚さ方向に半導体素子1や素子支持用リード2sの存在しない部分にスリット3sが存在、もしくは及んでいる例である。このことは、同部に封止樹脂5を充填させ、温度サイクルなどによる熱ひずみに対する強度を向上させる効果がある。また特に図8、図9は、接合に必要な最小面積を残して絶縁フィルム3を分割した例である。これらの例のように絶縁フィルム3の体積を小さくすることは、その中に含有しうる水分の絶対量を小さくすることにもつながり、高温環境下での水分膨張による封止樹脂のクラック発生を抑制する効果がある。

【0038】図5から図9にかけて、絶縁フィルム3の形状に関する例を示したが、これらはいずれも本発明の第2実施例であるタブ2tを用いた例に対しても、タブ2tの形状としてそのまま適用でき、同様の効果を上げることができる。

【0039】図10は本発明の第8実施例の半導体装置の、図4と同様の断面図である。本例は第2実施例に代表される、タブ2tを用いたものである。タブ2tは一般に、電気的に使用する他のリード2と同一面のリードフレーム中に予め構成されるが、そのままの状態で本発明に適用した場合、リード2のワイヤ4接続部が電極パッド1pに比べ高くなりすぎ、電気接続や樹脂封止に支障をきたす場合がある。本例はそれを防ぐため、予めタブ2tとリード2との間に段差を設けて前記回路形成面10とリード2のワイヤ4接続部とを略同一面に形成した半導体装置を示したものである。

【0040】図11は本発明の第9実施例の半導体装置の、図2と同様の断面図である。本例において半導体素子1は、その裏面が外部に露出している。このような封止形態をとることにより、半導体装置はさらなる薄型化が図られることとなる。使用環境が温度的、あるいは湿度的にさほど厳しくない場合には、本例によっても十分な信頼性を得ることができる。本例は特に、極端な薄型化が必要な場合に用いられるもので、半導体素子1裏面の露出度はその目的が達せられる程度であれば良く、従って樹脂封止工程の精度的な問題で同部に多少の封止樹脂が付着しても問題はない。

【0041】図12は本発明の第10実施例の半導体装置の、図2と同様の断面図である。本例の構造は第9実施例に準ずるが、リード2の外部に露出する部分の折り曲げる方向を変更したものである。いずれの場合も、リード2の付け根から基板との接触面までの距離はできるだけ長くとった方が、半導体装置と基板との熱ひずみの差や反りを吸収する上で都合が良いので、各構造とも場合に応じてリード2の折り曲げ方向を考慮することが望ましい。

【0042】図13は本発明の第11実施例のメモリーカードの断面図である。基板7の両面には本発明の半導体装置が搭載されており、それをフレーム8に固定した後、両面をステンレス板9でケーシングしてなっている。基板7、ステンレス板9の厚さtb、tsはそれぞれ0.5mm、0.2mm程度のものが採用されている。前述したように本発明によれば、総厚さ0.8mm以下の半導体装置が得られるので、このようにそれを搭載しても、3.3mm厚のメモリーカードを得ることができる。

【0043】

【発明の効果】本発明によれば、課題の項で述べた目的、すなわち以下の(1)、(2)の条件を満たす半導体装置、およびメモリーカードが提供できる。

【0044】(1) 温度サイクル試験や高温環境中において従来に比べ高い信頼性を有し、耐湿性に優れ、かつTSPに比べ薄型で、メモリーカード内の基板両面への搭載が寸法的に可能で、しかもその製造段階において接着剤を使用することによる半導体素子の電極パッドの汚染や、リードフレームの熱収縮を発生させることによる位置ずれを起こすことのない半導体装置。

【0045】(2) 基板に搭載した後の部品のリペアや、バーンインテストが可能で、従来に比べメモリー容量の大きなメモリーカード。

【図面の簡単な説明】

【図1】本発明の第1実施例の半導体装置内部の斜視図である。

【図2】同半導体装置のA-A断面図である。

【図3】本発明の第2実施例の半導体装置内部の斜視図である。

【図4】同半導体装置のA-A断面図である。

【図5】本発明の第3実施例の半導体装置内部の上面図である。

【図6】本発明の第4実施例の半導体装置内部の上面図である。

【図7】本発明の第5実施例の半導体装置内部の上面図である。

【図8】本発明の第6実施例の半導体装置内部の上面図である。

【図9】本発明の第7実施例の半導体装置内部の上面図である。

【図10】本発明の第8実施例の半導体装置の、図4と同様の断面図である。

【図11】本発明の第9実施例の半導体装置の、図2と同様の断面図である。

【図12】本発明の第10実施例の半導体装置の、図2と同様の断面図である。

【図13】本発明の第11実施例のメモリーカードの断面図である。

【符号の説明】

- 1 半導体素子
- 1p 電極パッド
- 2 リード
- 2s 素子支持用リード
- 2t タブ
- 3 絶縁フィルム
- 3s スリット
- 4 ワイヤ
- 5 封止樹脂
- 6 接合剤
- 7 基板
- 8 フレーム
- 9 ステンレス板
- 50 h w ワイヤのループ高さ

(7)

特開平4-341896

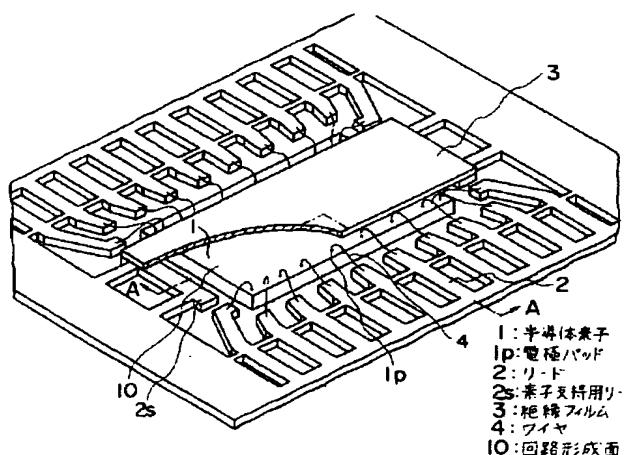
II

12

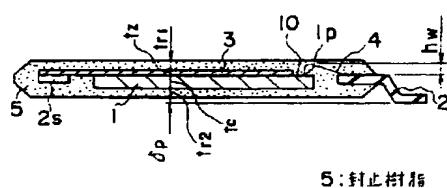
t 総厚さ
 t_b 基板厚さ
 t_c 半導体素子厚さ

t_{r1} と t_{r2} 封止樹脂厚さ
 t_s ステンレス板厚さ
 t_z 絶縁フィルム厚さ

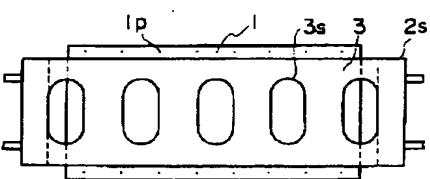
【図1】



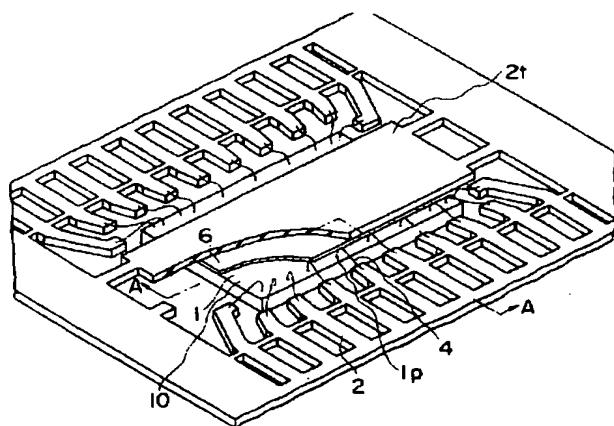
【図2】



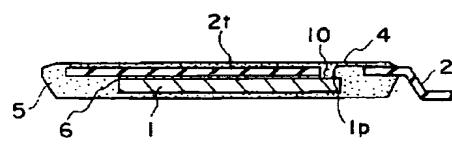
【図7】



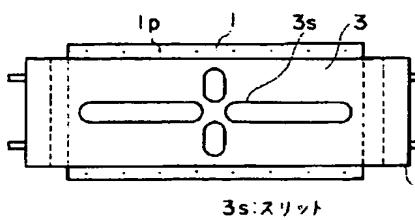
【図3】



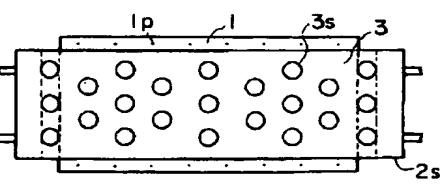
【図4】



【図5】



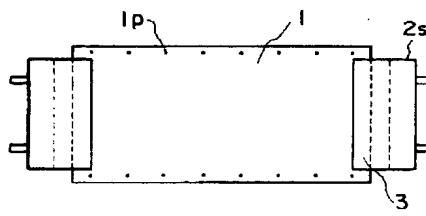
【図6】



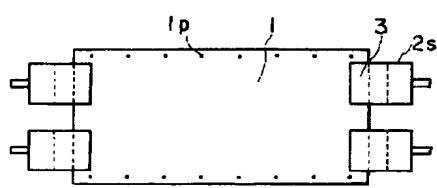
(8)

特開平4-341896

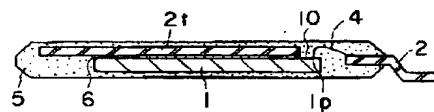
【図8】



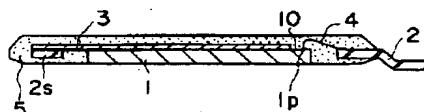
【図9】



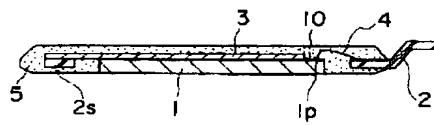
【図10】



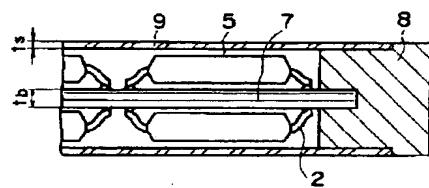
【図11】



【図12】



【図13】



7:基板

8:フレーム

9:ステンレス板